

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION
EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la Propriété
Intellectuelle
Bureau international



(43) Date de la publication internationale
13 octobre 2005 (13.10.2005)

PCT

(10) Numéro de publication internationale
WO 2005/096388 A1

(51) Classification internationale des brevets⁷ :
H01L 29/768

(21) Numéro de la demande internationale :
PCT/EP2005/050740

(22) Date de dépôt international :
21 février 2005 (21.02.2005)

(25) Langue de dépôt : français

(26) Langue de publication : français

(30) Données relatives à la priorité :
0402148 2 mars 2004 (02.03.2004) FR

(71) Déposant (pour tous les États désignés sauf US) : ATMEL
GRENOBLE [FR/FR]; Avenue de Rochepleine B.P. 123,
F-38521 Saint Egrève Cedex (FR).

(72) Inventeur; et

(75) Inventeur/Déposant (pour US seulement) : BLANCHARD, Pierre [FR/FR]; THALES, Intellectual Property, 31-33, Avenue Aristide Briand, F-94117 Arcueil (FR).

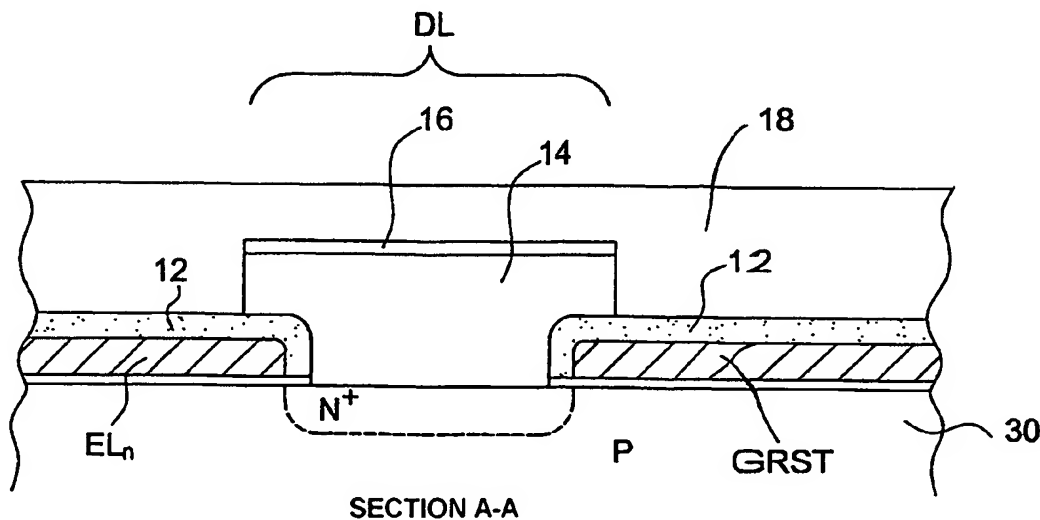
(74) Mandataires : GUERIN, Michel etc.; THALES Intellectual Property, 31-33, Avenue Aristide Briand, F-94117 Arcueil (FR).

(81) États désignés (sauf indication contraire, pour tout titre de protection nationale disponible) : AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM,

[Suite sur la page suivante]

(54) Title: INTEGRATED CIRCUIT WITH A VERY SMALL-SIZED READING DIODE

(54) Titre : CIRCUIT INTEGRE AVEC DIODE DE LECTURE DE TRES PETITES DIMENSIONS



(57) Abstract: The invention relates to conductive integrated circuits disposed above a semiconductor substrate and a diode formed between two electrodes. In order to obtain a very small-sized diode, the following steps are carried out: creation of the electrodes (EL_n, GRST), thermal oxidation of the electrodes then the substrate between the electrodes is bared, followed by the operations enumerated below: a) deposition of doped polycrystalline silicon in order to form a pole (42) of the diode, wherein the substrate forms the other pole; b) definition of a desired silicon pattern (14) covering the space left between the electrodes and also covering a region located outside said space; c) deposition of an insulating layer (18), local etching of an opening in said insulating layer above the polycrystalline silicon outside the space located between the electrodes, in order to form a displaced contact area, deposition of a metal coating and etching of the metal coating. The main application of the invention is the reading diode for a CCD-type reading register.

[Suite sur la page suivante]

WO 2005/096388 A1



TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

(84) États désignés (sauf indication contraire, pour tout titre de protection régionale disponible) : ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasien (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), européen (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO,

Publiée :

— avec rapport de recherche internationale

En ce qui concerne les codes à deux lettres et autres abréviations, se référer aux "Notes explicatives relatives aux codes et abréviations" figurant au début de chaque numéro ordinaire de la Gazette du PCT.

(57) Abrégé : L'invention concerne les circuits intégrés comportant à la fois des électrodes conductrices déposées au-dessus d'un substrat semiconducteur et une diode formée entre deux électrodes. Pour aboutir à une diode de très petite dimension, on procède de la manière suivante : réalisation des électrodes (ELn, GRST), puis oxydation thermique des électrodes puis mise à nu de la surface du substrat entre les électrodes, puis les opérations suivantes : a) dépôt de silicium polycristallin dopé pour former un pôle (42) de la diode, le substrat formant l'autre pôle, b) délimitation d'un motif de silicium (14) désiré, recouvrant l'espace laissé entre les électrodes et recouvrant également une région située hors de cet espace ; c) dépôt d'une couche isolante (18), gravure locale d'une ouverture dans cette couche isolante au-dessus du silicium polycristallin hors de l'espace situé entre les électrodes, pour former une zone de contact déportée, dépôt d'une couche métallique et gravure de la couche métallique. L'application principale envisagée est la diode de lecture d'un registre de lecture de type CCD.